

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

IN RE APPLICATION OF: Hiroshi KOBAYASHI

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HERewith

FOR: DISPLAY APPARATUS

**REQUEST FOR PRIORITY**

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number \_\_\_\_\_, filed \_\_\_\_\_, is claimed pursuant to the provisions of **35 U.S.C. §120**.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of **35 U.S.C. §119(e)**:  
Application No. \_\_\_\_\_ Date Filed \_\_\_\_\_

- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of **35 U.S.C. §119**, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

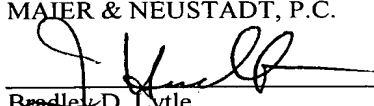
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-103763	April 8, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. \_\_\_\_\_ filed \_\_\_\_\_
- ☐ were submitted to the International Bureau in PCT Application Number \_\_\_\_\_  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. \_\_\_\_\_ filed \_\_\_\_\_; and
- ☐ (B) Application Serial No.(s) \_\_\_\_\_  
☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
Bradley D. Lytle

Registration No. 40,073

James D. Hamilton  
Registration No. 28,421

Customer Number

**22850**

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 05/03)

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    4 月    8 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 1 0 3 7 6 3  
Application Number:

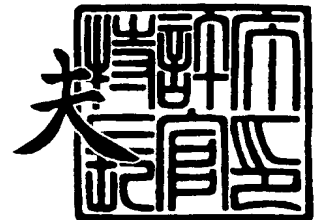
[ST. 10/C]:                      [ J P 2 0 0 3 - 1 0 3 7 6 3 ]

出 願 人                      ソニー株式会社  
Applicant(s):

2 0 0 4 年    2 月    3 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0390091602

【提出日】 平成15年 4月 8日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/133  
G09G 3/36

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 小林 寛

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100092336

【弁理士】

【氏名又は名称】 鈴木晴敏

【電話番号】 0466-54-2640

【手数料の表示】

【予納台帳番号】 010191

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709206

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 表示装置

【特許請求の範囲】

【請求項 1】 行状のゲートライン、列状の信号ライン、両ラインが交差する部分に行列状に配された画素、及び複数の系統に分かれて映像信号を供給する映像ラインを有するパネルと、

行状の該ゲートラインに接続し順次画素の行を選択する垂直駆動回路と、

列状の該信号ラインを該映像ラインに接続するために配された複数のサンプリングスイッチと、

クロック信号に基づいて動作し、サンプリングパルスを順次発生して複数のサンプリングスイッチを順に駆動し、もって選択された行の画素に順次映像信号を書き込む水平駆動回路とからなる表示装置であって、

前記水平駆動回路は、一つのサンプリングスイッチに対して第一パルス及び第二パルスからなる二連サンプリングパルスを印加し、第一パルスで該映像信号により該信号ラインをプリチャージし、第二パルスで該映像信号を該信号ラインにサンプリングする一方、

先行するサンプリングスイッチに印加される二連サンプリングパルスの第二パルスと後行のサンプリングスイッチに印加される二連サンプリングパルスの第一パルスが時間的に重なる関係にあるとき、先行サンプリングスイッチと後行サンプリングスイッチには互いに別系統の映像ラインを接続し、以って両者間における映像信号の干渉を防止することを特徴とする表示装置。

【請求項 2】 前記水平駆動回路は、所定の周期を有するクロック信号と、該周期の二倍のパルス幅を有するスタートパルスとを受け入れ、該クロック信号に同期して該スタートパルスのシフト動作を行い各シフト段からシフトパルスを順次出力するシフトレジスタと、前記シフトレジスタから順次出力される該シフトパルスに応答して該クロック信号と同一周期のクロック信号を抜き取って該二連サンプリングパルスを順次生成する抜取スイッチ群とを有することを特徴とする請求項 1 記載の表示装置。

【請求項 3】 二つ飛びに配された第一組に属するサンプリングスイッチに



は第一系統の映像ラインを接続し、第一組の各サンプリングスイッチから一つづれて配された第二組のサンプリングスイッチには第二系統の映像ラインを接続し、残る第三組のサンプリングスイッチには第三系統の映像ラインを接続し、以って先行サンプリングスイッチと後行サンプリングスイッチ間における映像信号の干渉を防止することを特徴とする請求項2記載の表示装置。

【請求項4】 行状のゲートライン、列状の信号ライン、両ラインが交差する部分に行列状に配された画素、及び複数の系統に分かれて映像信号を供給する映像ラインを有するパネルと、行状の該ゲートラインに接続し順次画素の行を選択する垂直駆動回路と、列状の該信号ラインを該映像ラインに接続するために配された複数のサンプリングスイッチと、クロック信号に基づいて動作し、サンプリングパルスを順次発生して複数のサンプリングスイッチを順に駆動し、もって選択された行の画素に順次映像信号を書き込む水平駆動回路とからなる表示装置の駆動方法であって、

前記水平駆動回路は、一つのサンプリングスイッチに対して第一パルス及び第二パルスからなる二連サンプリングパルスを印加し、第一パルスで該映像信号により該信号ラインをプリチャージし、第二パルスで該映像信号を該信号ラインにサンプリングする一方、

先行するサンプリングスイッチに印加される二連サンプリングパルスの第二パルスと後行のサンプリングスイッチに印加される二連サンプリングパルスの第一パルスが時間的に重なる関係にあるとき、先行サンプリングスイッチと後行サンプリングスイッチには互いに別系統の映像ラインを接続し、以って両者間における映像信号の干渉を防止することを特徴とする表示装置の駆動方法。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は表示装置に関する。より詳しくは、点順次駆動方式のアクティブマトリクス型表示装置に内蔵される水平駆動回路の改良技術に関する。

##### 【0002】

#### 【従来の技術】

図 7 は、従来の表示装置の典型的な構成を示すブロック図である。図示する様に、従来の表示装置は画素アレイ部 15、垂直駆動回路 16 及び水平駆動回路 17 などを集積的に形成したパネル 33 で構成されている。画素アレイ部 15 は、行状のゲートライン 13、列状の信号ライン 12 及び両者が交差する部分に行列状に配された画素 11 とで構成されている。垂直駆動回路 16 は左右に分かれて配されており、ゲートライン 13 の両端に接続して、順次画素 11 の行を選択する。水平駆動回路 17 は信号ライン 12 に接続するとともに所定の周期のクロック信号に基づいて動作し、選択された行の画素 11 に順次映像信号を書き込む。従来の表示装置は更に外部のクロック生成回路 18 を備えており、水平駆動回路 17 の動作基準となるクロック信号 HCK、HCKX と、これらのクロック信号 HCK、HCKX に対して周期が同じで且つデューティ比が小さいクロック信号 DCK1、DCK2 を生成する。尚、HCKX は HCK の反転信号である。又、本明細書では特に明示しないが、必要に応じクロック信号 DCK1、DCK2 の反転信号 DCK1X、DCK2X も供給される。外部クロック生成回路 18 は、これらのクロック信号に加え、水平スタートパルス HST もパネル 33 側に供給する。尚、各信号ライン 12 にはプリチャージ回路 20 が接続しており、映像信号の書き込みに先立ってプリチャージを行い、画質を改善する。

#### 【0003】

【特許文献 1】 特開平 08-286639 号公報

【特許文献 2】 特開平 07-295520 号公報

#### 【0004】

##### 【発明が解決しようとする課題】

水平駆動回路 17 は信号ライン 12 に接続するとともに、上記の各クロック信号に基づいて動作し、選択された行の画素 11 に順次映像信号を書き込む。具体的には、水平駆動回路 17 は外部から供給される映像信号を順次サンプリングし、各信号ライン 12 にホールドしていく。この映像信号のサンプルホールドの過程で、各信号ライン 12 に充放電が生じ、これに伴ってノイズが発生する。この充放電ノイズの影響により、画素アレイ部 15 の列方向に沿って縦筋状の表示不良が発生する。以下、本明細書では、信号ラインの充放電ノイズに起因する縦筋

状の表示欠陥を「縦筋」と呼ぶ場合がある。縦筋を抑制する為、従来からプリチャージ回路 20 がパネル 33 に内蔵されている。このプリチャージ回路 20 は、映像信号のサンプルホールドに先立って信号ライン 12 をプリチャージしておき、充放電ノイズの発生を抑制するものである。このプリチャージにより、画面のユニフォーミティなどの画質を改善する。

#### 【0005】

しかしながら従来のプリチャージ回路を用いた信号ラインのプリチャージでは、必ずしも縦筋を完全に除くことができず、更なるユニフォーミティの向上が望まれている。又、プリチャージ回路をパネルに内蔵すると、その分基板面積の拡大につながり、収率の面から好ましくない。加えて、水平駆動回路の他に別途プリチャージ回路を設けることで、コストの増加にもつながる。

#### 【0006】

##### 【課題を解決するための手段】

上述した従来の技術の課題に鑑み、本発明は水平駆動回路に新規なプリチャージ機能を付加して、アクティブマトリクス型表示装置のユニフォーミティの劇的な改善を図ることを目的とする。係る目的を達成するために以下の手段を講じた。即ち、行状のゲートライン、列状の信号ライン、両ラインが交差する部分に行列状に配された画素、及び複数の系統に分かれて映像信号を供給する映像ラインを有するパネルと、行状の該ゲートラインに接続し順次画素の行を選択する垂直駆動回路と、列状の該信号ラインを該映像ラインに接続するために配された複数のサンプリングスイッチと、クロック信号に基づいて動作し、サンプリングパルスを順次発生して複数のサンプリングスイッチを順に駆動し、もって選択された行の画素に順次映像信号を書き込む水平駆動回路とからなる表示装置であって、前記水平駆動回路は、一つのサンプリングスイッチに対して第一パルス及び第二パルスからなる二連サンプリングパルスを印加し、第一パルスで該映像信号により該信号ラインをプリチャージし、第二パルスで該映像信号を該信号ラインにサンプリングする一方、先行するサンプリングスイッチに印加される二連サンプリングパルスの第二パルスと後行のサンプリングスイッチに印加される二連サンプリングパルスの第一パルスが時間的に重なる関係にあるとき、先行サンプリング

スイッチと後行サンプリングスイッチには互いに別系統の映像ラインを接続し、以って両者間における映像信号の干渉を防止することを特徴とする。

【0007】

好ましくは、前記水平駆動回路は、所定の周期を有するクロック信号と、該周期の二倍のパルス幅を有するスタートパルスとを受け入れ、該クロック信号に同期して該スタートパルスのシフト動作を行い各シフト段からシフトパルスを順次出力するシフトレジスタと、前記シフトレジスタから順次出力される該シフトパルスに応答して該クロック信号と同一周期のクロック信号を抜き取って該二連サンプリングパルスを順次生成する抜取スイッチ群とを有する。又、二つ飛びに配された第一組に属するサンプリングスイッチには第一系統の映像ラインを接続し、第一組の各サンプリングスイッチから一つづれて配された第二組のサンプリングスイッチには第二系統の映像ラインを接続し、残る第三組のサンプリングスイッチには第三系統の映像ラインを接続し、以って先行サンプリングスイッチと後行サンプリングスイッチ間における映像信号の干渉を防止する。

【0008】

又本発明は、行状のゲートライン、列状の信号ライン、両ラインが交差する部分に行列状に配された画素、及び複数の系統に分かれて映像信号を供給する映像ラインを有するパネルと、行状の該ゲートラインに接続し順次画素の行を選択する垂直駆動回路と、列状の該信号ラインを該映像ラインに接続するために配された複数のサンプリングスイッチと、クロック信号に基づいて動作し、サンプリングパルスを順次発生して複数のサンプリングスイッチを順に駆動し、もって選択された行の画素に順次映像信号を書き込む水平駆動回路とからなる表示装置の駆動方法であって、前記水平駆動回路は、一つのサンプリングスイッチに対して第一パルス及び第二パルスからなる二連サンプリングパルスを印加し、第一パルスで該映像信号により該信号ラインをプリチャージし、第二パルスで該映像信号を該信号ラインにサンプリングする一方、先行するサンプリングスイッチに印加される二連サンプリングパルスの第二パルスと後行のサンプリングスイッチに印加される二連サンプリングパルスの第一パルスが時間的に重なる関係にあるとき、先行サンプリングスイッチと後行サンプリングスイッチには互いに別系統の映像



ラインを接続し、以って両者間における映像信号の干渉を防止することを特徴とする。

#### 【 0 0 0 9 】

本発明によれば、水平駆動回路が順次二連サンプリングパルスを出力する。二連サンプリングパルスに含まれる最初のパルス（第一パルス）にプリチャージ機能を与え、次のパルス（第二パルス）に本来のサンプルホールド機能を与えている。すなわち、第一パルスで映像信号をサンプリングしこれを信号ラインに供給してプリチャージを行う。これにより、信号ラインの電位は本来書き込むべき映像信号の電位に限りなく近づく。そして、第二パルスで再度映像信号をサンプリングし、先にプリチャージされた信号ラインにホールドする。これにより、本来の映像信号をサンプルホールドする時にはほとんど充放電ノイズが発生しなくなり、縦筋を顕著に改善可能である。その際、サンプリング動作が部分的に重なる前後のサンプリングスイッチについては、別系統の映像ラインを接続することで、両者間における映像信号の干渉を防止している。係る構成により、別途プリチャージ回路を設けることなく水平駆動回路で十分ユニフォーミティを改善することが可能である。

#### 【 0 0 1 0 】

##### 【発明の実施の形態】

以下図面を参照して本発明の実施の形態を詳細に説明する。図 1 は本発明に係る表示装置の好適な実施形態を示す回路図である。図示する様に、本表示装置は画素アレイ部 1 5 と垂直駆動回路 1 6 と水平駆動回路 1 7 とを含んでおり、一枚のパネル上に集積形成されている。パネルには、複数のサンプリングスイッチ（H S W） 2 3 と複数系統の映像ライン 2 5， 2 6， 2 7 も配設されている。パネル外にはクロック生成回路 1 8 が設けられている。クロック生成回路 1 8 は、パネルの動作に必要な種々のクロック信号やタイミング信号を供給する。これらには、水平スタートパルス H S T、水平クロック信号 H C K， H C K X、クロック信号 D C K 1， D C K 2、垂直スタートパルス V S T、垂直クロック信号 V C K， V C K Xなどが含まれる。

#### 【 0 0 1 1 】

画素アレイ部 15 は、行状のゲートライン 13、列状の信号ライン 12、両ラインが交差する部分に行列状に配された画素 11 などで構成されている。本実施形態では、画素 11 は液晶セル LC と薄膜トランジスタ TFT とで構成されている。液晶セル LC の一方の電極は TFT のドレイン電極に接続されている。液晶セル LC の他方の電極は対向電極 14 に接続されている。薄膜トランジスタ TFT のソース電極は信号ライン 12 に接続され、ゲート電極はゲートライン 13 に接続されている。垂直駆動回路 16 はゲートライン 13 に接続し、順次画素 11 の行を選択する。具体的には、垂直駆動回路 16 はクロック生成回路 18 から供給される垂直クロック信号 VCK, VCKX に応じて動作し、同じくクロック生成回路 18 から供給される垂直スタートパルス VST を順次転送することで、選択パルスを順次ゲートライン 13 に出力する。これにより、選択されたゲートライン 13 上の TFT が導通し、液晶セル LC への映像信号の書き込みが可能になる。サンプリングスイッチ (HSW) 23 は、列状の信号ライン 12 を、映像ライン 25, 26, 27 に接続する為に配されている。前述した様に、映像ライン 25, 26, 27 は複数の系統に分かれて映像信号を供給している。水平駆動回路 17 は、クロック信号 HCK, HCKX に基づいて動作し、水平スタートパルス HST を順次転送することでサンプリングパルスを発生し、複数のサンプリングスイッチ HSW を順に駆動する。これにより、映像ライン 25, 26, 27 から信号ライン 12 に順次映像信号 Video 1, Video 2, Video 3 がサンプリングされ、以って選択された行の画素 11 に順次映像信号が書き込まれる。

#### 【0012】

水平駆動回路 17 は、一つのサンプリングスイッチ HSW に対して第一パルス及び第二パルスからなる二連サンプリングパルスを印加する。第一パルスで映像信号 Video より信号ライン 12 をプリチャージし、第二パルスで映像信号 Video を同じ信号ライン 12 に重ねてサンプリングする。ここで、先行するサンプリングスイッチ HSW 1 に印加される二連サンプリングパルスの第二パルスと後行のサンプリングスイッチ HSW 3 に印加される二連サンプリングパルスの第一パルスが時間的に重なる関係にある時、先行サンプリングスイッチ HSW 1

と後行サンプリングスイッチ HSW3 には互いに別系統の映像ライン 25, 27 を接続し、以って HSW1, HSW3 間における映像信号の干渉を防止している。

#### 【0013】

本実施形態では、水平駆動回路 17 は、多段接続されたシフト段 (S/R) からなるシフトレジスタ 21 と、抜取スイッチ群 22 とで構成されている。シフトレジスタ 21 は、所定の周期を有するクロック信号 HCK, HCKX と、該周期の二倍のパルス幅を有するスタートパルス HST を受け入れ、クロック信号 HCK, HCKX に同期してスタートパルス HST のシフト動作を行い、各シフト段 (S/R) からシフトパルスを順次出力する。抜取スイッチ群 22 は、シフトレジスタ 21 から順次出力されるシフトパルス (転送パルス) ①, ②, ③, ④ に応答して、クロック信号 HCK, HCKX と同一周期のクロック信号 DCK1, DCK2 を抜き取って、二連サンプリングパルス ①, ②, ③, ④ を順次生成する。尚、DCK1, DCK2 は HCK, HCKX とは別に設けた伝送ライン 24-1, 24-2 を介して、各抜取スイッチ (CLK 抜き回路) に供給されている。

#### 【0014】

本実施形態では、複数のサンプリングスイッチ 23 が、第一組 (HSW1, HSW4)、第二組 (HSW2, HSW5)、第三組 (HSW3, HSW6) に分かれている。二つ飛びに配された第一組に属するサンプリングスイッチ HSW1, HSW4 には、第一系統の映像ライン 25 を接続している。第一組の各サンプリングスイッチ HSW1, HSW4 から一つずれて配された第二組のサンプリングスイッチ HSW2, HSW5 には、第二系統の映像ライン 26 を接続している。残る第三組のサンプリングスイッチ HSW3, HSW6 には、第三系統の映像ライン 27 を接続している。この様に、互いに隣り合うサンプリングスイッチには別系統の映像ラインを接続し、以って先行サンプリングスイッチと後行サンプリングスイッチ間における映像信号の干渉を防止している。

#### 【0015】

図 2 は、図 1 に示した表示装置の動作説明に供するタイミングチャートである。図示する様に、シフトレジスタに供給されるクロック信号 HCK, HCKX は

互いに位相が180度ずれた矩形パルスであり、デューティ比は50%となっている。水平スタートパルスHSTは、そのパルス幅がHCKの周期の二倍となっており、従来の倍に設定されている。HSTをHCK, HCKXで順次転送することにより、転送パルス（シフトパルス）①, ②, ③, ④がシフトレジスタから出力される。各転送パルスもスタートパルスと同様にHCKの周期の二倍幅となっている。一方抜取スイッチ群によって抜き取られるクロック信号DCK1, DCK2は、HCK, HCKXと同一の周期を有するが、デューティ比は小さくなっている。換言すると、DCK1, DCK2のパルス幅はHCK, HCKXのパルス幅よりも狭くなっている。尚、DCK1とDCK2は位相が互いに180度ずれている。

#### 【0016】

DCK2を転送パルス①で抜き取ることにより、二連サンプリングパルス①が得られる。次にDCK1を転送パルス②で抜き取ることにより、次の二連サンプリングパルス②が得られる。同様にして転送パルス③でDCK2を抜き取ることにより、二連サンプリングパルス③が得られる。更にDCK1を転送パルス④で抜き取ることにより、二連サンプリングパルス④が得られる。

#### 【0017】

各二連サンプリングパルスは、実線の円で囲んだ第一パルスと点線の円で囲んだ第二パルスとを含んでいる。最初のサンプリングパルス①に着目すると、第一パルスでまず映像信号Video1をプリチャージし、続く第二パルスで同一の映像信号Video1を同一の信号ラインにサンプルホールドする。第一パルスによるプリチャージで信号ラインはほぼVideo1の電位近くまで充電され、引き続く第二パルスで正しくVideo1の電位にサンプルホールドされる。本来のVideo1電位をサンプルホールドする際にはほとんど充放電ノイズが生じない。同様にして、サンプリングパルス②は第一パルスでVideo2をプリチャージし、第二パルスで同じVideo2をサンプルホールドする。サンプリングパルス③は第一パルスでVideo3を信号ラインにプリチャージし、第二パルスで同じVideo3を同じ信号ラインにサンプルホールドする。この時、先行するサンプリングパルス①の第二パルスと、後行のサンプリングパルス③の

第一パルスとが時間的に重なっている。仮に、両サンプリングパルス①、③が同一の映像ラインから供給される映像信号をサンプリングすると、干渉が生じ正しい映像信号電位をサンプルホールドできない。具体的には、サンプリングパルス①の第二パルスで映像信号をサンプルホールドしているにも関わらず、同時にサンプリングパルス③で同じ映像信号をプリチャージしてしまう。このプリチャージにより充放電が生じ映像信号の電位が揺れる。この電位揺れが先にサンプルホールドされた電位の揺れに影響を与える為、正しいサンプルホールドが行えない。この点に鑑み、本発明では先行サンプリングスイッチと後行サンプリングスイッチには互いに別系統の映像ラインを接続し、以って両者間における映像信号の干渉を防止している。

#### 【0018】

図3は、表示装置の参考例を示す模式的な回路図である。理解を容易にする為、図1に示した本発明の表示装置と対応する部分には対応する参照番号を付してある。この参考例では、シフトレジスタ21がHCK, HCKXに同期してHSTを順次転送し、シフトパルスを出力している。尚HSTのパルス幅はHCKの一周期と等しい。換言すると、本発明で用いたHSTのパルス幅の半分である。抜取スイッチ群22はシフトパルスに応じてDCK1, DCK2を抜き取り、サンプリングパルスを生成する。シフトパルスの幅が短い為、サンプリングパルスは本発明の様に二連とはならず単発パルスを含んでいる。サンプリングスイッチ23はサンプリングパルスに応じて開閉動作し、単一系統の映像ラインから供給される映像信号Videoをサンプリングし、信号ライン12にホールドする。

#### 【0019】

図4は、図3に示した参考例の動作説明に供するタイミングチャートである。理解を容易にする為、図2に示したタイミングチャートと対応する部分には対応する参照符号を付してある。異なる点は、水平スタートパルスHSTのパルス幅が、本発明の半分であり、HCKの一周期分となっていることである。これにより、シフトレジスタから順次出力される転送パルスの幅もHCKの一周期分となっている。この転送パルスでDCK1又はDCK2を抜き取って、サンプリングパルスを生成している。DCK1, DCK2のパルス幅はHCKのパルス幅より

も狭いが、周期は同一である。従って、転送パルスのパルス幅は DCK1, DCK2 の一周期と等しい。よって、各転送パルスは DCK1 又は DCK2 のパルス一個分を抜き取る為、最終的に得られるサンプリングパルスは単発となり、本発明の様に二連パルスとは異なる。従って、参考例では、サンプリングパルスは単に映像信号のサンプルホールドを行うのみで、プリチャージはできない。そこで、この参考例では、水平駆動回路による水平走査が始まる前に、一定電位のプリチャージ信号を各信号ラインに一斉にプリチャージしている。具体的には、HST が出力される前の水平ブランキング期間に、中間レベル（グレイレベル）の中間電位を各信号ラインにプリチャージしている。

#### 【0020】

図5は画素に対する映像信号の書き込み過程を示す模式図である。(A)に示す様に、画素アレイ部15に含まれる各画素11に対して、行単位で順次映像信号を書き込んでいく。画素11に液晶セルを用いた場合、通常1H反転駆動が行われており、一行毎に画素に書き込む映像信号の極性が反転している。図示の例では、奇数行の画素に正極性の映像信号が書き込まれ、偶数行に負極性の映像信号が書き込まれている。線順次で一フィールド分の映像信号を書き込んだ後、次のフィールドに移り再び線順次で映像信号を書き込む。この場合、1H反転に加え1F（フィールド）反転が行われている。すなわち、第二フィールドでは奇数行に負極性の映像信号が書き込まれ偶数行に正極性の映像信号が書き込まれている。この様に、フィールド毎に映像信号の極性が反転している。

#### 【0021】

(B)は映像信号のサンプルホールドによる信号ラインの電位変動を模式的に表わしたタイミングチャートである。N段とN+1段に印加されるサンプリングパルスを表わしている。何れも、サンプリングパルスの立ち上がりで信号ラインに対する充電が開始し、サンプリングパルスの立ち下がりで電位レベルがホールドされる。前述した様に1F反転では極性が切り換わる為、サンプリングパルスの立ち上がりで大きな吸込電位が発生し、又充放電ノイズが生じる。1F毎に極性が反転する為、吸込電位及び充放電ノイズは大きい。この点に鑑み、参考例では中間電位（グレイレベル）のプリチャージ信号により、各信号ラインをあらか

じめプリチャージして、同一極性で一定の中間電位まで信号線ラインの電位レベルを到達させておく。これにより、実際にサンプリングパルスが印加された時の吸込電位及び信号ラインの充放電ノイズを抑え、以って縦筋をある程度改善している。

#### 【0022】

図6は、参考例で採用する一括プリチャージを行った場合の電位変動を模式的に表わしたものである。一括プリチャージでは、事前に印加するプリチャージ信号の電位をあらかじめ最適に設定する必要がある。しかしながら、この電位設定は一括プリチャージの場合信号ライン毎に変えることはできず、どうしても縦筋欠陥が現われてしまうことになる。例えば(A)の場合、プリチャージ信号 *Psig* の電位を比較的白レベルに近い灰レベル *Psig Gray* に設定している。この場合、*Psig Gray* のレベルから離れて黒レベルに近い映像信号を書き込む程、到達ホールド電位差が顕著となり、縦筋が発生する。逆に、*Psig Gray* に近い信号レベルを書き込む行では、到達ホールド電位差にばらつきが現われず、縦筋はない。この結果黒レベルに近い行程縦筋が目立つ様になる。

#### 【0023】

(B)は逆に、*Psig Gray* の電位を黒レベルに近い灰レベルに設定した場合である。この時には、黒レベルに近づく程到達ホールド電位差は少なくなり、縦筋が目立たない。逆に白レベルに近づく程到達ホールド電位差が大きくなり、縦筋が顕著になる。この様に、*Psig Gray* を最適値に合わせ込んでも、表示すべき映像の濃度によって縦筋の発生する領域が現われてしまう。

#### 【0024】

係る一括プリチャージ方式の欠点を克服する為、本発明は二連サンプリングパルスを用いたサンプルホールド方式を採用している。HSTのパルス幅をHCKの二倍の周期とすることにより、転送パルスもその幅を保って転送される。よって、サンプリングパルスが二連で発生する。この二連パルスの一番目を自段の信号ラインのプリチャージに用いる。これにより、信号ラインの電位は本来書き込む映像信号の電位に限りなく近づく。そして、二連サンプリングパルスに含まれる二番目のパルスで、再度自段の信号ラインに映像信号を書き込みホールドする

。これにより、従来の一定電位からの書き込みによる電位差は生じない。又この為が生じていた吸込電位、充放電ノイズ、ホールド電位差がなくなり、縦筋が改善される。又、従来必要であったグレイレベルのプリチャージ信号を入れる必要がなくなり、プリチャージ回路自体を除去可能である。更に、一括プリチャージを省略することで、水平ブランキング期間を短縮可能である。

#### 【0025】

##### 【発明の効果】

以上説明した様に、本発明によれば、点順次駆動方式のアクティブマトリクス表示装置において、二連サンプリングパルスを用いることで、最初のパルスにプリチャージ機能を与え、次のパルスに画素電位のホールド機能を与える。この方式を用いることで、既存のプリチャージ用グレイ信号を入れることなく、縦筋を改善できる。又、プリチャージ信号のグレイ電位から大きく隔たった映像信号を書き込む場合に発生した縦筋を除去できる。結果的にグレイレベルのプリチャージ信号を入れる必要がなくなり、関連回路を除去できる。又、一括プリチャージを行わないと水平ブランキング期間をその分短縮できる。

##### 【図面の簡単な説明】

##### 【図1】

本発明に係る表示装置の実施形態を示す回路図である。

##### 【図2】

図1に示した表示装置の動作説明に供するタイミングチャートである。

##### 【図3】

参考例に係る表示装置を示す回路図である。

##### 【図4】

図3に示した表示装置の動作説明に供するタイミングチャートである。

##### 【図5】

映像信号の書込過程を示す模式図である。

##### 【図6】

信号ラインにサンプルホールドされる映像信号の電位変化を示す模式図である。

。



## 【図 7】

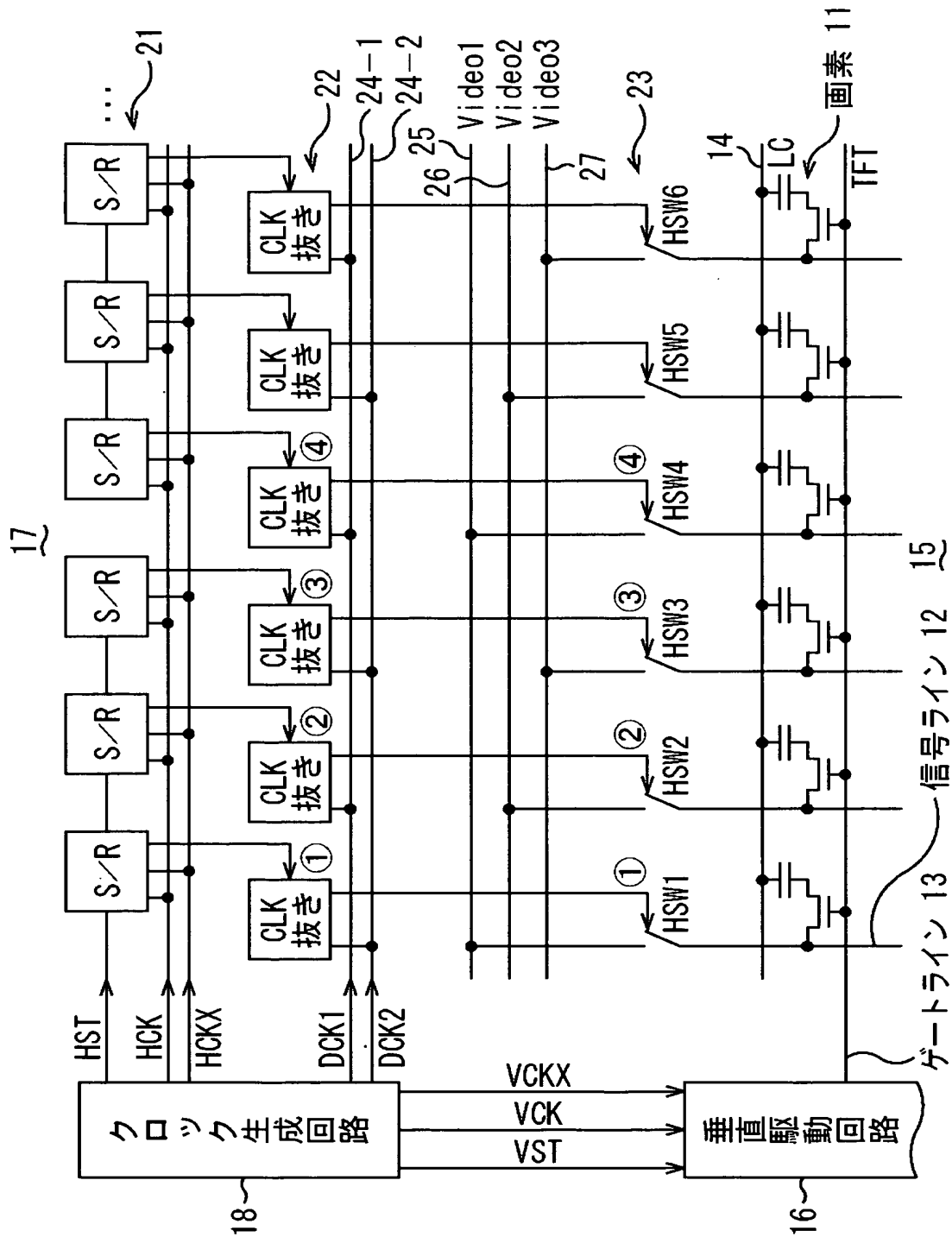
従来の表示装置の一例を示すブロック図である。

## 【符号の説明】

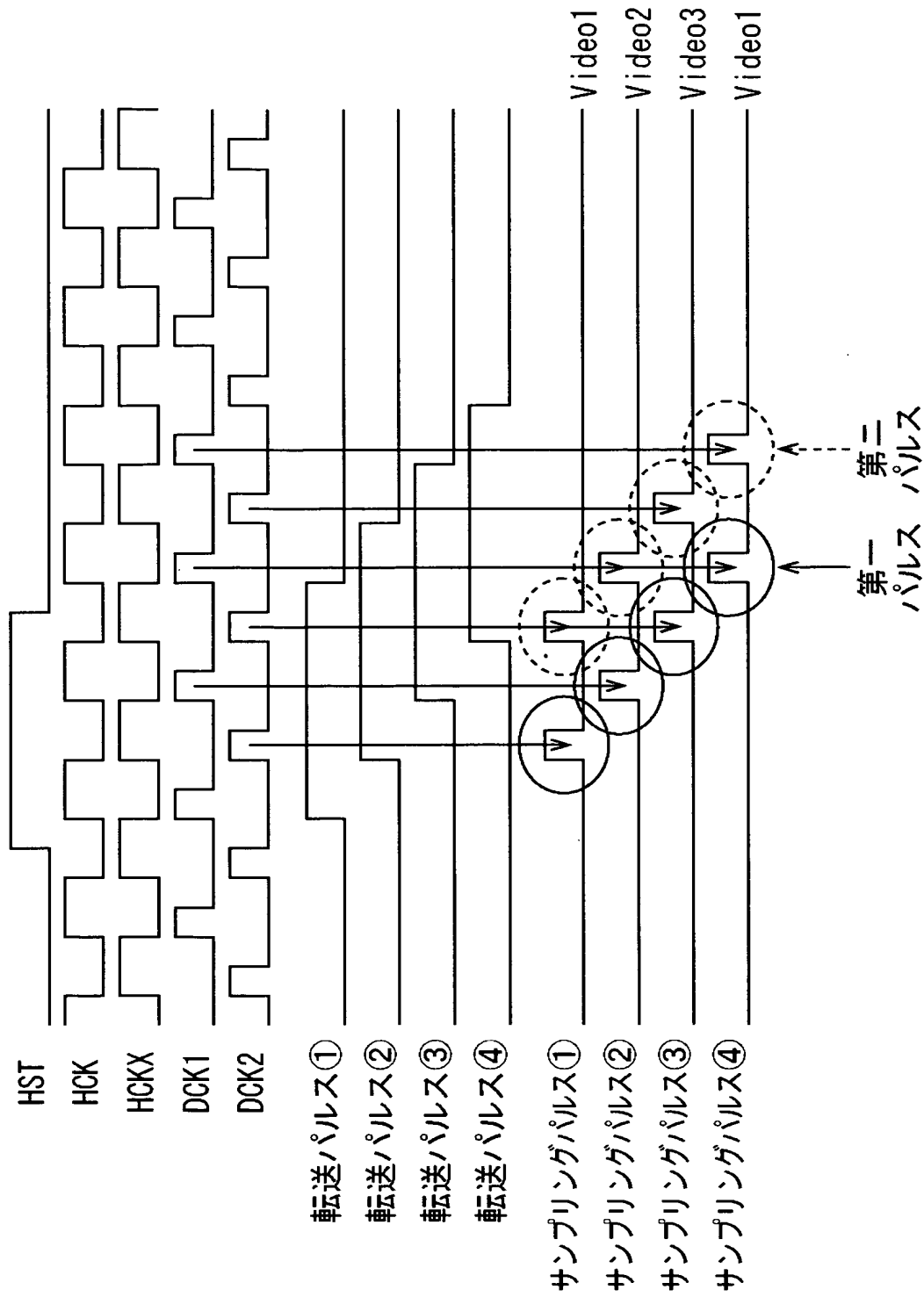
12・・・信号ライン、13・・・ゲートライン、15・・・画素アレイ、16  
・・・垂直駆動回路、17・・・水平駆動回路、18・・・クロック生成回路、  
21・・・シフトレジスタ、22・・・抜取スイッチ群、23・・・サンプリン  
グスイッチ群、25・・・映像ライン、26・・・映像ライン、27・・・映像  
ライン

【書類名】 図面

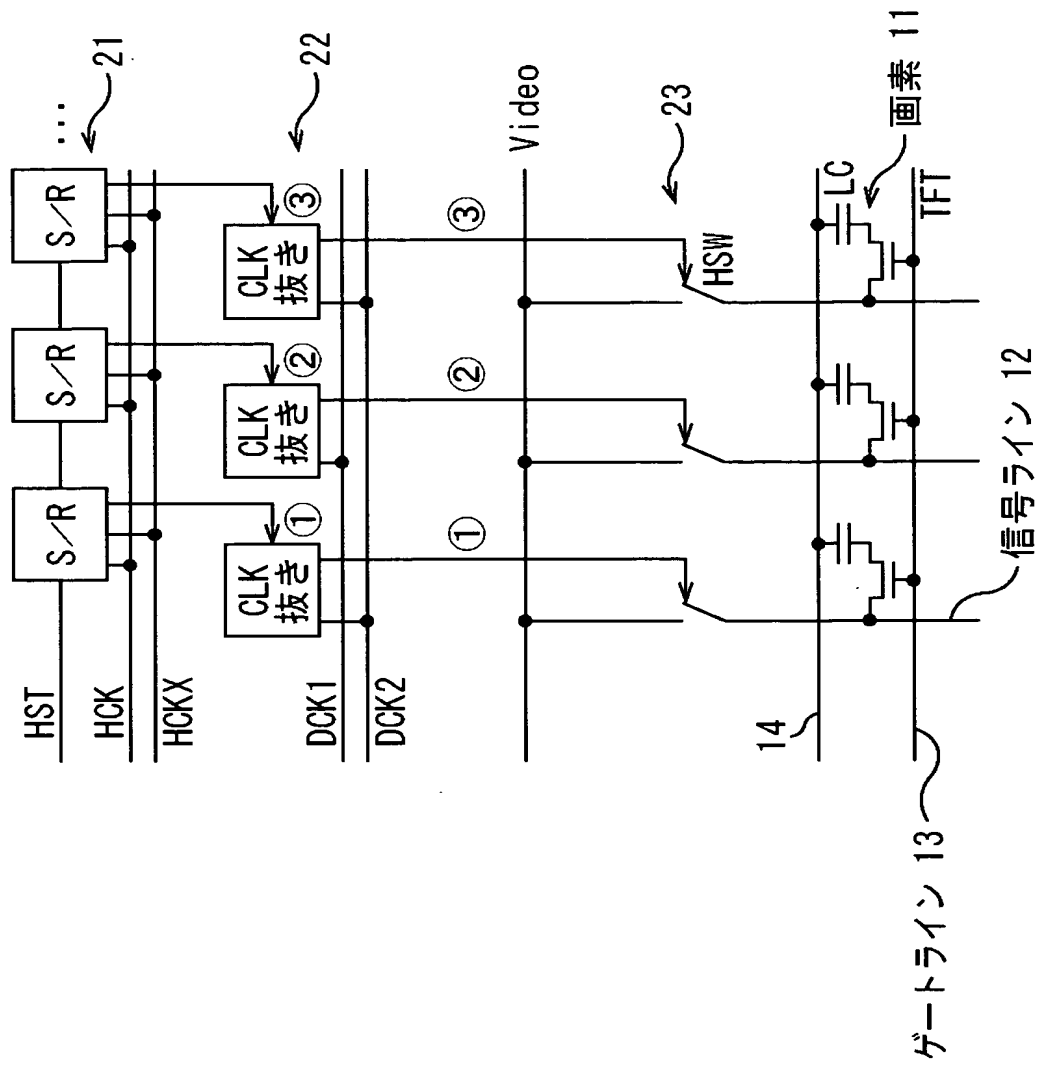
【図 1】



【図 2】

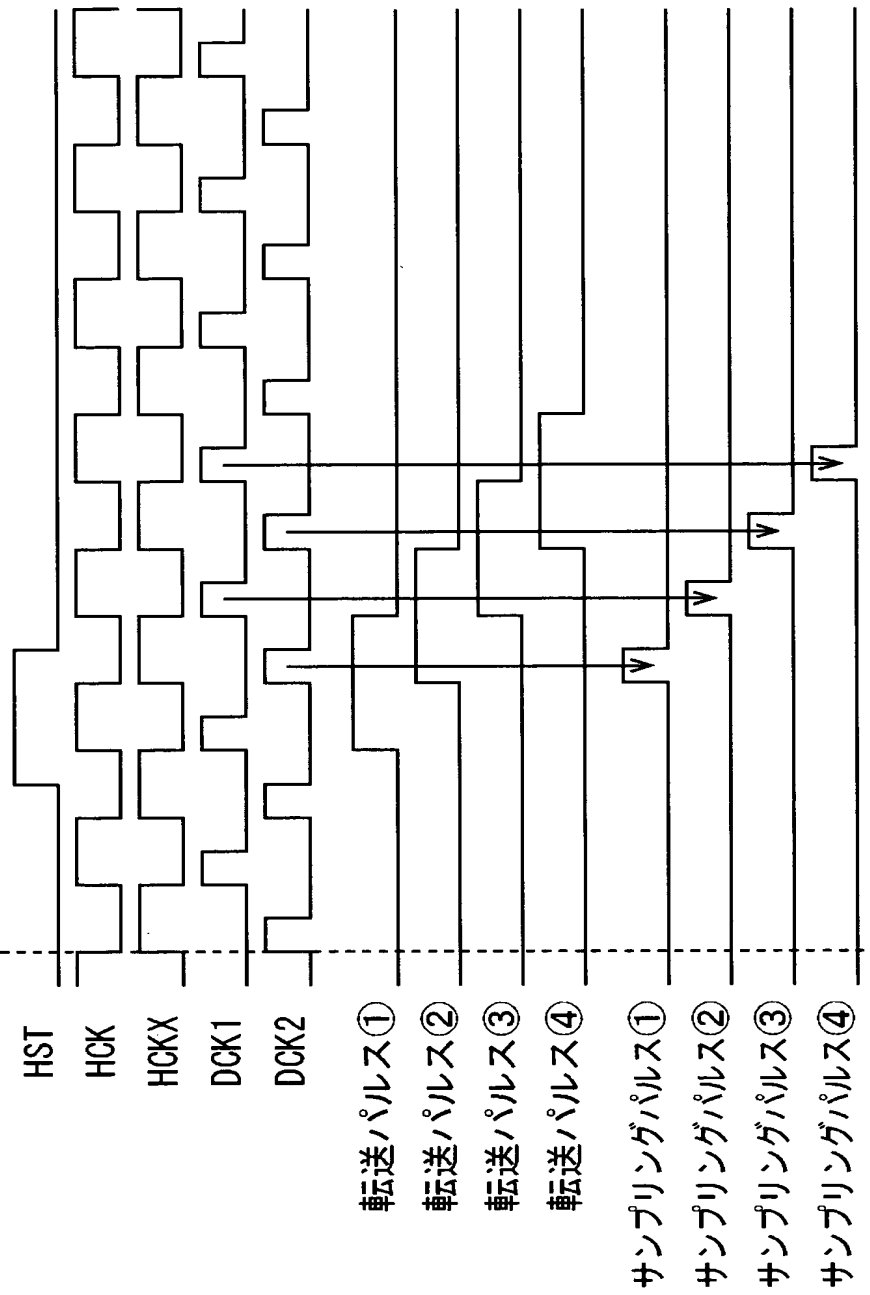


【図 3】

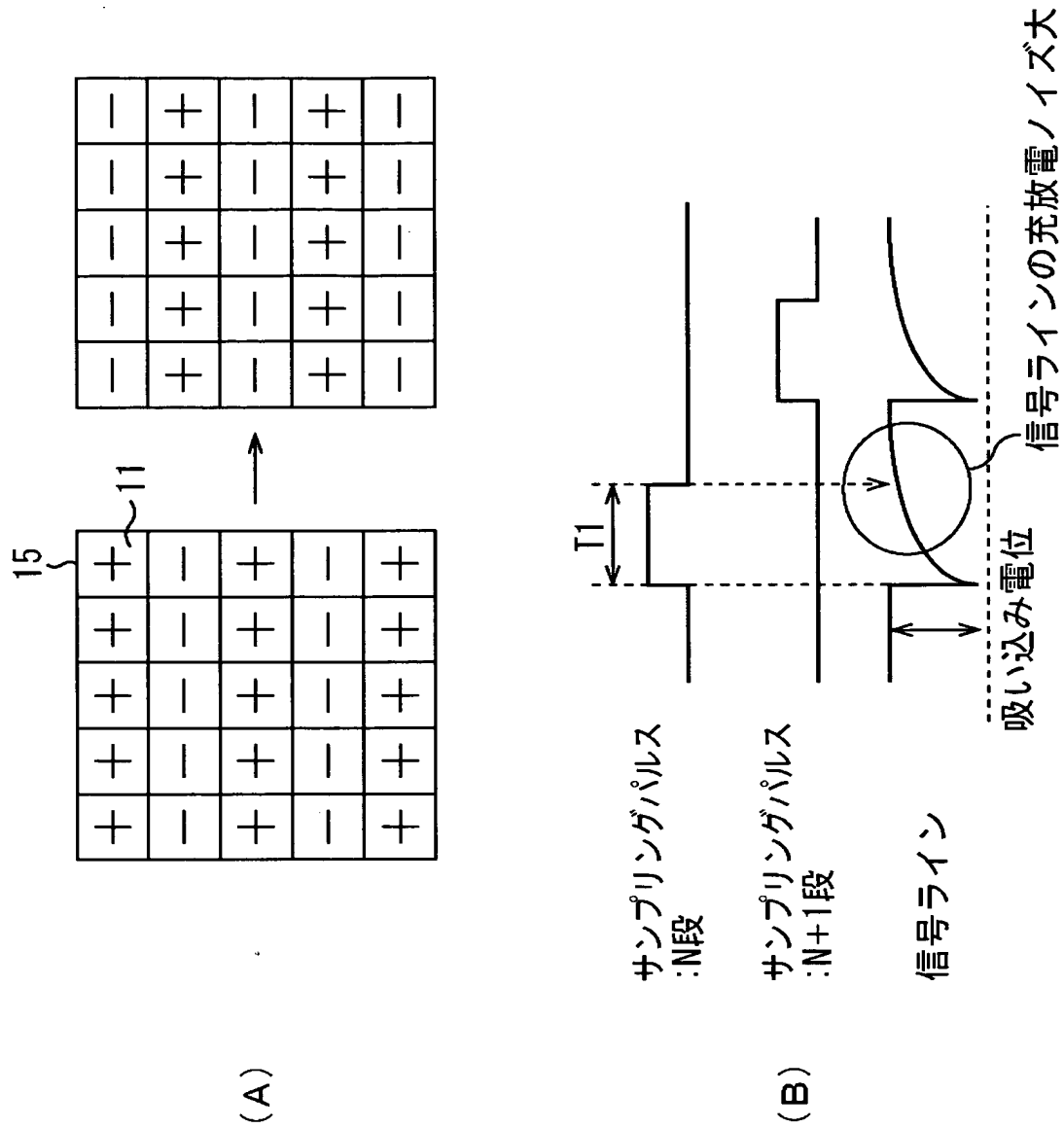


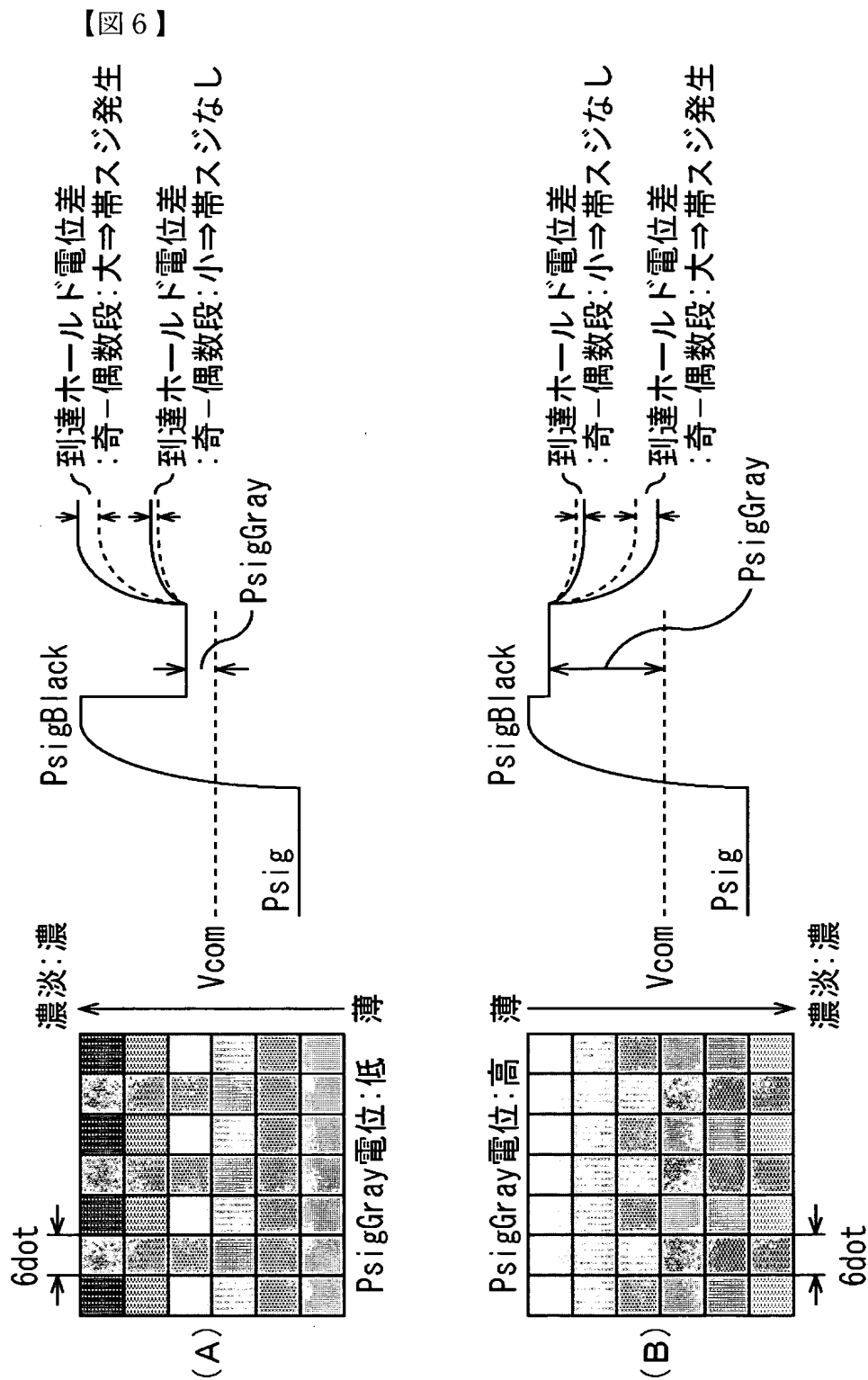
【図 4】

水平ブランク期間に一定電位の  
プリチャージ信号を入れる

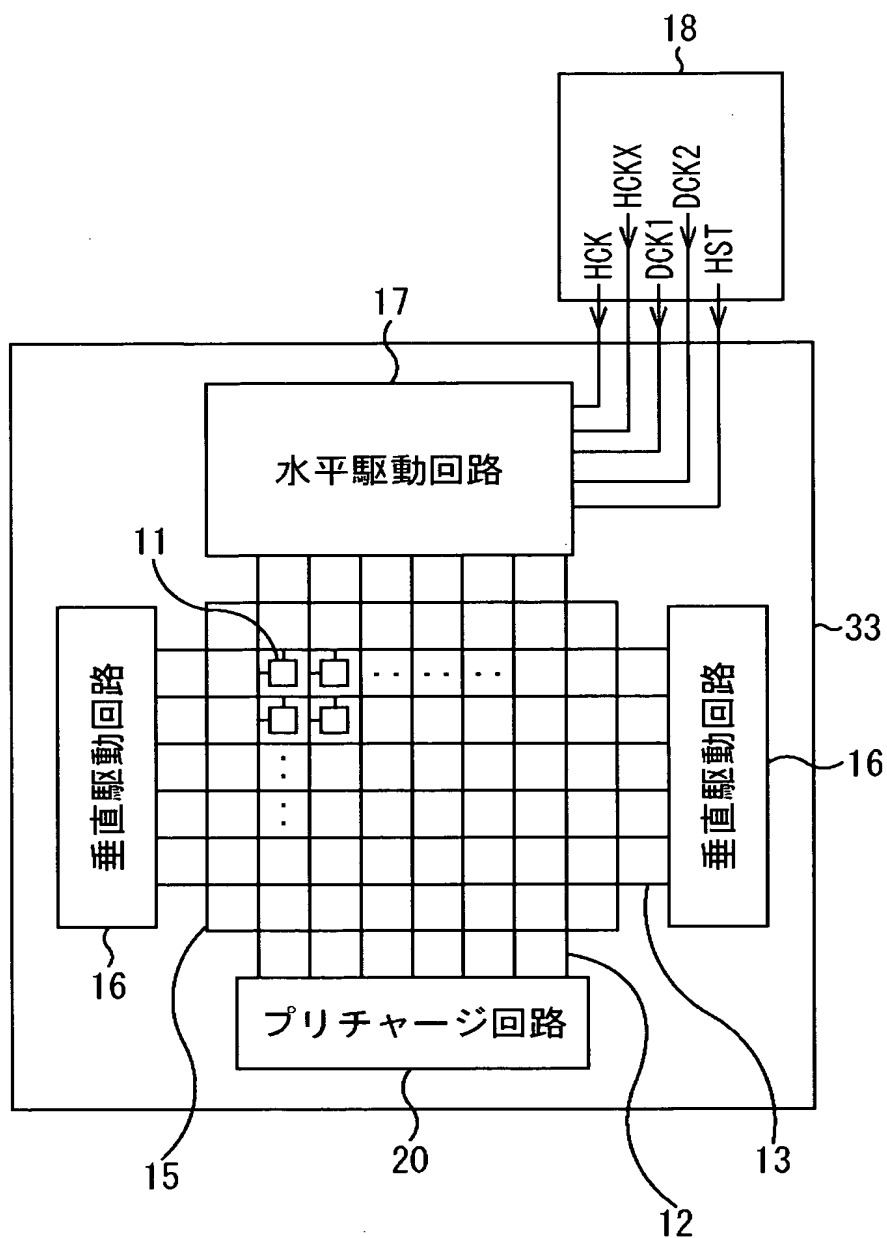


【図 5】





【図 7】





【書類名】 要約書

【要約】

【課題】 水平駆動回路にプリチャージ機能を付加して、アクティブマトリクス型表示装置のユニフォーミティの改善を図る。

【解決手段】 水平駆動回路 1 7 は、一つのサンプリングスイッチ H S W に対し、第一パルス及び第二パルスからなる二連サンプリングパルスを印加する。第一パルスで映像信号 V i d e o により信号ライン 1 2 をプリチャージし、第二パルスで映像信号 V i d e o を信号ライン 1 2 にサンプリングする。先行するサンプリングスイッチ H S W 1 に印加される二連サンプリングパルスの第二パルスと後行のサンプリングスイッチ H S W 3 に印加される二連サンプリングパルスの第一パルスが時間的に重なる関係にあるとき、先行サンプリングスイッチ H S W 1 と後行サンプリングスイッチ H S W 3 には互いに別系統の映像ライン 2 5, 2 7 を接続し、以って両者間における映像信号の干渉を防止する。

【選択図】 図 1

特願 2 0 0 3 - 1 0 3 7 6 3

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 2 1 8 5 ]

1. 変更年月日	1 9 9 0 年 8 月 3 0 日
[変更理由]	新規登録
住 所	東京都品川区北品川 6 丁目 7 番 3 5 号
氏 名	ソニー株式会社